

МІНІСТЕРСТВО ОСВІТИ ТА НАУКИ УКРАЇНИ
Львівський національний університет імені Івана Франка

Факультет прикладної математики та інформатики
Кафедра програмування

ПРОГРАМА КУРСУ

“Архітектура комп’ютерних систем”

Напрямок : 040302 – інформатика
Галузь знань : 0403 – системні науки та кібернетика
Факультет : прикладної математики та інформатики
Форма навчання : денна

Виписка з навчального плану

Семестр	Кількість кредитів	Загальний обсяг (год.)	Всього аудит. (год.)	у тому числі (год.):			Самос. роб. (год)	Контрольні (модульні) роботи (шт.)	Курсові роботи (проекти) (шт)	Залік	Іспит
				Лекції	Лабор	Практичні					
4	3	108	53	34	17		54	1		+	

1. АНОТАЦІЯ

Розвиток цифрової електронної апаратури як основи сучасної обчислювальної техніки, що застосовується практично у всіх галузях промислового виробництва, соціально-економічної діяльності, освіти, науки, культури, супроводжується постійним вдосконаленням архітектури, конструктивної і технологічної бази створюваних нових пристроїв, приладів та машин, що використовуються для технічного забезпечення інформаційних систем різного призначення (САПР, АСУ, АСНІ, АОС і т.д.). Це обумовлює необхідність ознайомлення студентів, що навчаються спеціальності «Прикладна математика та інформатика», з основами і тенденціями розвитку теорії і практики реалізації елементної бази цифрової апаратури, сучасною організацією обчислювальних машин і систем.

Метою курсу «Архітектура обчислювальних систем» є вивчення теоретичних принципів, конструктивних і технологічних основ створення цифрової електронної апаратури зі зверненням основної уваги на архітектуру функціональних вузлів і елементної бази сучасних ЕОМ і обчислювальних систем а також здійснити практичну реалізацію деяких з них.

2. ЗМІСТ ПРОГРАМИ

1. БАЗОВІ ПРИНЦИПИ ОРГАНІЗАЦІЇ І ЕЛЕМЕНТНА БАЗА СУЧАСНИХ ЦИФРОВИХ ОБЧИСЛЮВАЛЬНИХ СИСТЕМ

1.1. Історія розвитку обчислювальних систем. Архітектура фон Неймана - основа цифрових обчислювальних машин. Поняття алгоритму і його вплив на організацію ЕОМ. Базові принципи архітектури фон Неймана: принцип програмного управління, концепція зберігання програми в пам'яті. Основні функціональні пристрої ЕОМ архітектури фон Неймана: арифметико-логічний пристрій, пристрій пам'яті, пристрої для уведення і виведення інформації, пристрій управління.

1.2. Багаторівнева організація ЕОМ. Фізичний рівень. Рівень аналогової схемотехніки. Рівень цифрової схемотехніки. Рівень системотехніки. Мікроархітектурний рівень. Рівень машинних команд. Рівень операційної системи. Рівень мови асемблера. Мови високого рівня.

1.3. Стан і перспективи розвитку елементної бази сучасних обчислювальних систем. Поняття мікроелектронного пристрою, інтегральної схеми (ІС). Особливості мікроелектронної технології, її переваги. Обмеження на шляху збільшення продуктивності ЕОМ.

2. ТЕОРЕТИЧНІ ОСНОВИ ФУНКЦІОНУВАННЯ ЦИФРОВОЇ ЕОМ

2.1. Інформаційна та елементна база ЕОМ. Поняття про інформацію. Системи числення. Форми представлення чисел в ЕОМ. Основи алгебри логіки. Логічний елемент. Класифікація логічних елементів за способом кодування двійкових змінних. Базова схема як схемотехнічна основа логічного елемента. Базові схеми найпростіших логічних елементів (І, АБО, НЕ).

2.2. Функціональні вузли ЕОМ. Поняття про елементну базу ЕОМ (тригер, суматор, регістр, зсувач, шифратор, дешифратор, лічильник, арифметико-логічний пристрій). Реалізація типових комбінаційних схем. Запам'ятовувальні елементи: конденсатор з ключовим транзистором, асинхронна RS-защівка, синхронна RS-защівка, синхронна D-защівка, RS-тригер, D-тригер. Типові послідовні вузли: регістри, лічильники, суматори.

2.3. Вступ до проблематики синтезу логічних схем. Таблиці істинності, логічні блоки на основі елементів певного логічного базису та їх схемна реалізація.

3. КЛАСИФІКАЦІЯ АРХІТЕКТУР ОБЧИСЛЮВАЛЬНИХ СИСТЕМ

3.1. Характеристики продуктивності обчислювальних систем. Характеристики продуктивності на рівні апаратного забезпечення. Оцінка продуктивності на рівні програмного забезпечення.

3.2 Класифікація архітектур обчислювальних систем за інтегральними ознаками: взаємодія ЦП, ОЗУ, ПП (однопроцесорні, потужний процесор + периферійні процесори, багатопроцесорні, з магістральною шиною, мережна, функціонально-переналагоджувальна, мас-процесорна);

3.3. Класифікація Флінна (взаємодія потоку команд і потоку даних). Архітектури ОКОД (SISD), БКОД (MISD), БКБД (MIMD), Архітектури SIMD: масивно-паралельні процесори, векторні процесори. Приклад архітектури SIMD. Архітектури MIMD.

3.4 Класифікація за функціональним призначенням. Аналогові, цифрові та гібридні ЕОМ.

3.5. Класифікація за способом організації команд: CISC, RISC, MISC.

3.6. Симетричні мультипроцесори, моделі спільного використання пам'яті: суворя погодженість, узгодженість за послідовністю, процесорна узгодженість, слабка узгодженість, вільна узгодженість. Мультипроцесори UMA з шинної організацією, з координатним комутатором, з багатоступінчатими мережами. Мультипроцесори NUMA: NC-NUMA, CC-NUMA. Мультипроцесори COMA.

4. АРХІТЕКТУРА СУЧАСНИХ МІКРОПРОЦЕСОРІВ

4.1. Базові принципи організації мікропроцесора. Канонічна схема мікропроцесора. Системи, види і формати команд універсальних мікропроцесорів. CISC-і RISC-архітектури. Вибірка, дешифрування та виконання команд. Подання роботи обчислювального тракту процесора на мікроархітектурному рівні. Режими адресації пам'яті та пристроїв вводу-виводу. Система переривань. Механізми звернення до підпрограм. Мікропроцесор Intel 8086(88). Машинна мова. Архітектура процесора. Регістри загального призначення. Індексні регістри та регістри-вказівники. Регістри сегменту. Шини мікропроцесора. Зв'язок з магістраллю. Переривання (внутрішні та зовнішні, масковані та немасковані).

4.2. Напрямки розвитку архітектури сучасних універсальних мікропроцесорів. Конвейеризація виконання команд. Суперскалярна архітектура. Конвеєри процесорів Pentium, Pentium Pro, Pentium II, Pentium IV. Технологія перейменування регістрів. Технологія просування даних. Трирівнева кеш-пам'ять команд та кеш-пам'ять даних. Динамічне передбачення розгалужень. Розширення і конвейеризації циклів шини даних. Засоби забезпечення надійності даних. Підтримка мультипроцесора.

4.3. 64-розрядні мікропроцесори. ПЕОМ на базі багатоядерних процесорів. Особливості архітектури.

ОСНОВНА ЛІТЕРАТУРА

1. *Григорьев В.Л.* Микропроцессор i486. Архитектура и программирование (в 4-х книгах). – М., 1993.
2. *Гук М.* Процессоры Intel: от 8086 до PentiumII. – СПб., 1997.
3. *Дао Л.* Программирование микропроцессора 8088. Пер. с англ. – М., 1988.
4. *Злобін Г.Г., Рикалюк Р.Є.* Архітектура та апаратне забезпечення ПЕОМ: Навчальний посібник – К., 2006
5. *Каган Б.М.* Электронные вычислительные машины и системы: Учеб. пособие для вузов. – М., 1991.
6. *Локалюк В.М.* Мікропроцесори та мікроЕОМ у виробничих системах: Посібник.– К., 2002.
7. *Морс С.П., Алберт Д.* Архитектура микропроцессора 80286. М., 1990.
8. *Мюллер С., Скотт* Модернизация и ремонт ПК, 11-е издание. Пер. с англ.: Учеб. пособие. -М., 2000.
9. *Рикалюк Р.Є.* Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерів». Електронний варіант. Львів, 2007
10. *Рикалюк Р.Є., Стягар О.М., Данчак П.В.* Вступ до комп'ютерних мереж: Текст лекцій. – Львів, 1996.
11. *Рикалюк Р.Є.* Архітектура комп'ютерів: Текст лекцій. Львів, 2002.
12. *Смирнов А.Д.,* Архитектура вычислительных систем. Учеб. пособие для вузов. – М., 1990.
13. *Таненбаум Э.* Архитектура компьютеров. 2003.

ДОДАТКОВА ЛІТЕРАТУРА

1. *Аладьев В.З., Хунт Ю.Я., Шишаков М.Л.* Основы информатики: Учеб. пособие. – М., 1999.
2. *Биркгоф Г., Барти Т.* Современная прикладная алгебра / Пер.с англ. –М., 1976.
3. *Горбунов В.Л., Панфилов Д.И., Преснухин Д.Л.* Справочное пособие по микропроцессорам и микроЭВМ. –М., 1988.
4. *Гук М.* Аппаратные средства IBM PC. Энциклопедия – СПб, 1999.
5. *Енциклопедія кібернетики* (у 2 томах) – К., 1977.
6. *Колодницький М.М.* Технічне та програмне забезпечення комп'ютерних інформаційних технологій.– Житомир, 1995.
7. *Ланцов А.Л., Зворыкин Л.Н., Осипов И.Ф.* Цифровые устройства на комбинентарных МПД интегральных микросхемах. –М., 1983.
8. *Хэмминг Р.В.* Теория кодирования и теория информации / Пер. с англ. – М., 1983.
9. *Шеннон К.* Работы по теории информации и кибернетике / Пер. с англ.– М., 1963.

Програму склав доцент Рикалюк Р.Є.